

電子放出素子

発明の背景

発明の分野：

5 本発明は、エミッタとなる物質に形成された第1の電極と第2の電極とを有する電子放出素子に関する。

関連する技術の記述：

近時、電子放出素子は、カソード電極及びアノード電極を有し、フィールドエミッഷンディスプレイ (FED) やバックライトのような種々のアプリケーションに適用されている。FEDに適用する場合、複数の電子放出素子を二次元的に配列し、これら電子放出素子に対する複数の蛍光体を、所定の間隔をもってそれぞれ配置するようにしている。

この電子放出素子の従来例としては、例えば以下の文献1～5があるが、いずれもエミッタとなる物質に誘電体を用いていないため、対向電極間にフォーミング加工もしくは微細加工が必要となったり、電子放出のために高電圧を印加しなければならず、また、パネル製作工程が複雑で製造コストが高くなるという問題がある。

そこで、エミッタとなる物質を誘電体で構成することが考えられており、誘電体からの電子放出に関して、以下の文献6～8にて諸説が述べられている。

【文献1】

特開平1-311533号公報

【文献2】

特開平7-147131号公報

【文献3】

25 特開2000-285801号公報

【文献4】

特公昭46-20944号公報

【文献5】

特公昭44-26125号公報

[文献6]

安岡、石井著「強誘電体陰極を用いたパルス電子源」応用物理第68巻第5号
、p546~550 (1999)

[文献7]

5 V.F.Puchkarev, G.A.Masyats, On the mechanism of emission
from the ferroelectric ceramic cathode, J.Appl.Phys., vol.
78, No. 9, 1 November, 1995, p. 5633-5637

[文献8]

H.Riege, Electron emission ferroelectrics - a review,
10 Nucl. Instr. and Meth. A340, p. 80-89 (1994)

ところで、従来の電子放出素子100においては、図22に示すように、エミッタとなる物質（エミッタ部）102に上部電極104及び下部電極106を形成する場合、特に、エミッタ部102上に上部電極104が密着して形成されることになる。電界集中ポイントは、上部電極104／エミッタ部102／真空の
15 3重点であるが、この場合、上部電極104の周縁部分が該当する。

しかしながら、上部電極104の周縁部分がエミッタ部102上に密着されていることから、電界集中の度合いが小さく、電子を放出するに必要なエネルギーが小さいという問題がある。また、電子放出箇所も上部電極104の周縁部分に限られることから、全体の電子放出特性にばらつきが生じ、電子放出の制御が困難になると共に、電子放出効率が低いという問題もある。

発明の概要

本発明はこのような課題を考慮してなされたものであり、高い電界集中を容易に発生させることができ、しかも、電子放出箇所を多くすることができ、電子放出について高出力、高効率を図ることができ、低電圧駆動も可能な電子放出素子を提供することを目的とする。

本発明に係る電子放出素子は、誘電体で構成されたエミッタとなる物質と、電子放出のための駆動電圧が印加される第1の電極及び第2の電極とを有し、前記第1の電極は、前記エミッタとなる物質の第1の面に形成され、前記第2の電極

は、前記エミッタとなる物質の第2の面に形成され、少なくとも前記第1の電極は、前記エミッタとなる物質が露出される複数の貫通部を有し、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面が、前記エミッタとなる物質から離間していることを特徴とする。

5 先ず、第1の電極と第2の電極との間に駆動電圧が印加される。この駆動電圧は、例えば、パルス電圧あるいは交流電圧のように、時間の経過に伴って、基準電圧（例えば0V）よりも高い又は低い電圧レベルから基準電圧よりも低い又は高い電圧レベルに急激に変化する電圧として定義される。

また、エミッタとなる物質の第1の面と第1の電極と該電子放出素子の周囲の
10 媒質（例えば、真空）との接触箇所においてトリプルジャンクションが形成され
ている。ここで、トリプルジャンクションとは、第1の電極とエミッタとなる物
質と真空との接触により形成される電界集中部として定義される。なお、前記ト
リプルジャンクションには、第1の電極とエミッタとなる物質と真空が1つのポ
イントとして存在する3重点も含まれる。本発明では、トリプルジャンクション
15 は、複数の貫通部の周部や第1の電極の周縁部に形成されることになる。従って
、第1の電極と第2の電極との間に上述のような駆動電圧が印加されると、上記
したトリプルジャンクションにおいて電界集中が発生する。

そして、基準電圧よりも高い又は低い電圧レベルの出力期間を第1の出力期間
、基準電圧よりも低い又は高い電圧レベルの出力期間を第2の出力期間としたと
20 き、先ず、第1の出力期間においては、上記したトリプルジャンクションにおいて
例えば一方向への電界集中が発生し、例えばエミッタとなる物質のうち、第1
の電極の貫通部に対応した部分や第1の電極の周縁部近傍の部分に電子が蓄積さ
れる。このとき、第1の電極が電子供給源として機能することになる。

次の第2の出力期間において、駆動電圧の電圧レベルが急減に変化すると、今
25 度は、上記したトリプルジャンクションにおいて逆方向への電界集中が発生し、
エミッタとなる物質のうち、前記電子が蓄積されていた部分から、貫通部を通じ
て電子が放出される。もちろん、第1の電極の外周部近傍からも電子が放出され
る。

また、別の電子放出方式においては、先ず、第1の出力期間において、電子放

出のための準備（例えば、エミッタとなる物質の一方向への分極等）が行われる。次の第2の出力期間において、駆動電圧の電圧レベルが急減に変化すると、今度は、上記したトリプルシャンクションにおいて電界集中が発生し、この電界集中によって第1の電極から1次電子が放出され、エミッタとなる物質のうち、貫通部から露出する部分並びに第1の電極の外周部近傍に衝突することとなる。これによって、1次電子が衝突した部分から2次電子（1次電子の反射電子を含む）が放出される。即ち、第2の出力期間の初期段階において、前記貫通部並びに第1の電極の外周部近傍から2次電子が放出されることとなる。

そして、この電子放出素子においては、先ず、第1の電極に複数の貫通部を形成したことから、各貫通部並びに第1の電極の外周部近傍から均等に電子が放出され、全体の電子放出特性のばらつきが低減し、電子放出の制御が容易になると共に、電子放出効率が高くなる。

また、本発明は、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面と前記エミッタとなる物質との間にギャップが形成された形となることから、駆動電圧を印加した際に、該ギャップの部分において電界集中が発生し易くなる。これは、電子放出の高効率化につながり、駆動電圧の低電圧化（低い電圧レベルでの電子放出）を実現させることができる。

上述したように、本発明は、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面と前記エミッタとなる物質との間にギャップが形成されて、第1の電極における貫通部の周部が底状（フランジ状）となることから、ギャップの部分での電界集中が大きくなることとも相俟って、前記底状の部分（貫通部の周部）から電子がされ易くなる。これは、電子放出の高出力、高効率化につながり、駆動電圧の低電圧化を実現させることができる。また、エミッタとなる物質に蓄積された電子を放出させる方式や第1の電極からの1次電子をエミッタとなる物質に衝突させて2次電子を放出させる方式のいずれにしても、第1の電極における貫通部の周部がゲート電極（制御電極、ソオーカス電子レンズ等）として機能するので、放出電子の直進性を向上させることができる。これは、例えば電子放出素子を多数並べて例えば表示装置の電子源として構成した場合に、クロストークを低減する上で有利となる。

このように、本発明においては、高い電界集中を容易に発生させることができ、しかも、電子放出箇所を多くすることができ、電子放出について高出力、高効率を図ることができ、低電圧駆動（低消費電力）も可能となる。

そして、前記構成において、前記エミッタとなる物質の少なくとも前記第1の面は、誘電体の粒界による凹凸が形成され、前記第1の電極は、前記誘電体の粒界における凹部に対応した部分に前記貫通部が形成されるようにしてもよい。

これにより、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面が、前記エミッタとなる物質から離間した構成、即ち、前記貫通部の周部における前記エミッタとなる物質と対向する面と前記エミッタとなる物質との間にギャップが形成された構成を簡単に実現させることができる。

また、前記構成において、前記エミッタとなる物質の前記第1の面と、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面とのなす角の最大角度θは、 $1^\circ \leq \theta \leq 60^\circ$ であることが好ましい。また、前記構成において、前記エミッタとなる物質の前記第1の面と、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面との間の鉛直方向に沿った最大間隔dが、 $0 \mu\text{m} < d \leq 10 \mu\text{m}$ であることが好ましい。これらの構成により、ギャップの部分での電界集中の度合いをより大きくすることができ、電子放出についての高出力、高効率、並びに駆動電圧の低電圧化を効率よく図ることができる。

また、前記構成において、前記エミッタとなる物質の前記第1の面のうち、前記貫通部と対応する部分にフローティング電極が存在していてもよい。この場合、フローティング電極も電子供給源となることから、電子の放出段階（上述した第2の出力期間）において、多数の電子を貫通部を通じて外部に放出させることができる。

また、前記構成において、前記貫通部は、孔であってもよい。エミッタとなる物質のうち、第1の電極と第2の電極間に印加される駆動電圧に応じて分極が反転あるいは変化する部分は、第1の電極が形成されている直下の部分（第1の部分）と、貫通部の内周から貫通部の内方に向かう領域に対応した部分（第2の部

分)であり、特に、第2の部分は、駆動電圧のレベルや電界集中の度合いによって変化することになる。従って、本発明では、前記孔の平均径が、0..1 μm 以上、10 μm 以下であることが好ましい。この範囲であれば、貫通部を通じて放出される電子の放出分布にはらつきがほとんどなくなり、効率よく電子を放出することができる。

なお、孔の平均径が0..1 μm 未満の場合、電子を蓄積する領域が狭くなり、放出される電子の量が少なくなる。もちろん、孔を多数設けることも考えられるが、困難性を伴い、製造コストが高くなるという懸念がある。孔の平均径が10 μm を超えると、エミッタとなる物質の前記貫通部から露出した部分のうち、電子放出に寄与する部分(第2の部分)の割合(占有率)が小さくなり、電子の放出効率が低下する。

また、前記構成において、前記貫通部は、切欠きであってもよく、くし歯状の切欠きであってもよい。この場合、前記切欠きの平均幅は、0..1 μm 以上、10 μm 以下であることが好ましい。

また、前記構成において、前記貫通部は、任意の形状のスリットであってよい。この場合、前記スリットの平均幅は、0..1 μm 以上、10 μm 以下であることが好ましい。

また、本発明に係る電子放出素子は、誘電体で構成されたエミッタとなる物質と、前記エミッタとなる物質の第1の面に接するように形成された第1の電極と、前記エミッタとなる物質の第2の面に接するように形成された第2の電極とを有し、少なくとも前記第1の電極は、前記エミッタとなる物質が露出される複数の貫通部を有し、電気的な動作において、前記第1の電極と前記第2の電極間に、前記エミッタとなる物質によるコンデンサと、前記第1の電極に形成された前記複数の貫通部によって前記第1の電極と前記エミッタとなる物質との間に構成される複数のコンデンサの集合体とが形成されることを特徴とする。

つまり、前記貫通部の周部における前記エミッタとなる物質と対向する面と前記エミッタとなる物質との間にギャップが形成され、これら複数のギャップによるコンデンサの集合体が形成されることになる。この場合、ギャップによるコンデンサの容量値が相対的に小さいものとなり、エミッタとなる物質によるコン

ンサとの分圧から、印加電圧のほとんどはギャップに印加されることになり、各ギャップにおいて、電子放出の高出力化が実現される。また、これらコンデンサの集合体はエミッタとなる物質によるコンデンサに直列接続された構造となる。従って、全体の容量値は、エミッタとなる物質によるコンデンサの容量値よりも小さくなる。このことから、電子放出は高出力であり、全体の消費電力は小さくなるという好ましい特性を得ることができる。

以上説明したように、本発明に係る電子放出素子によれば、高い電界集中を容易に発生させることができ、しかも、電子放出箇所を多くすることができ、電子放出について高出力、高効率を図ることができ、低電圧駆動（低消費電力）も可能となる。

添付した図面と協同する次の好適な実施の形態例の説明から、上記の目的及び他の目的、特徴及び利点がより明らかになるであろう。

図面の簡単な説明

15 図1は、第1の実施の形態に係る電子放出素子を一部省略して示す断面図である。

図2は、第1の実施の形態に係る電子放出素子の要部を拡大して示す断面図である。

図3は、上部電極に形成された貫通部の形状の一例を示す平面図である。

20 図4は、第1の電子放出方式での駆動電圧の電圧波形を示す図である。

図5は、第1の電子放出方式の第2の出力期間での電子放出の様子を示す説明図である。

図6は、第2の電子放出方式での駆動電圧の電圧波形を示す図である。

25 図7は、第2の電子放出方式の第2の出力期間での電子放出の様子を示す説明図である。

図8は、上部電極の底部の断面形状の一例を示す図である。

図9は、上部電極の底部の断面形状の他の例を示す図である。

図10は、上部電極の底部の断面形状の更に他の例を示す図である。

図11は、上部電極と下部電極間に接続された各種コンデンサの接続状態を示す

す等価回路図である。

図12は、上部電極と下部電極間に接続された各種コンデンサの容星計算を説明するための図である。

図13は、第1の実施の形態に係る電子放出素子の第1の変形例を一部省略して示す平面図である。

図14は、第1の実施の形態に係る電子放出素子の第2の変形例を一部省略して示す平面図である。

図15は、第1の実施の形態に係る電子放出素子の第3の変形例を一部省略して示す平面図である。

図16は、第2の実施の形態に係る電子放出素子を一部省略して示す断面図である。

図17は、第2の実施の形態に係る電子放出素子の第1の変形例を一部省略して示す断面図である。

図18は、第2の実施の形態に係る電子放出素子の第2の変形例を一部省略して示す断面図である。

図19は、第2の実施の形態に係る電子放出素子の第3の変形例を一部省略して示す断面図である。

図20は、第3の実施の形態に係る電子放出素子を一部省略して示す断面図である。

図21は、第3の実施の形態に係る電子放出素子の第1の変形例を一部省略して示す断面図である。

図22は、従来例に係る電子放出素子を一部省略して示す断面図である。

好みしい実施の形態例の記述

以下、本発明に係る電子放出素子の実施の形態例を、図1～図21を参照しながら説明する。

先ず、本実施の形態に係る電子放出素子は、ディスプレイとしての用途のほか、電子線照射装置、光源、スピリの代替用途、電子部品製造装置に適用することができる。

電子線照射装置における電子線は、現在普及している紫外線照射装置における紫外線に比べ、高エネルギーで吸収性能に優れる。適用例としては、半導体装置では、ウェハーを重ねる際における絶縁膜を固化する用途、印刷の乾燥では、印刷インキをむらなく硬化する用途や、医療機器をパッケージに入れたまま殺菌する用途等がある。

5 光源としての用途は、高輝度、高効率仕様向けてあって、例えば超高圧水銀ランプ等が使用されるプロジェクタの光源用途等がある。本実施の形態に係る電子放出素子を光源に適用した場合、小型化、長寿命、高速点灯、水銀フリーによる環境負荷低減という特徴を有する。

10 LEDの代替用途としては、屋内照明、自動車用ランプ、信号機等の面光源用途や、チップ光源、信号機、携帯電話向けの小型液晶ディスプレイのバックライト等がある。

15 電子部品製造装置の用途としては、電子ビーム蒸着装置等の成膜装置の電子ビーム源、プラズマCVD装置におけるプラズマ生成用（ガス等の活性化用）電子源、ガス分解用途の電子源等がある。また、ナラHz駆動の高速スイッチング素子、大電流出力素子といった真空マイクロデバイス用途もある。他に、プリンタ用部品、つまり、感光ドラムを感光させる発光デバイスや、誘電体を帯電させるための電子源としても好ましく用いられる。

20 電子回路部品としては、大電流出力化、高増幅率化が可能であることから、マイッチャ、リレー、ダイオード等のデジタル素子、オペアンプ等のアナログ素子への用途がある。

25 先ず、第1の実施の形態に係る電子放出素子10Aは、図1に示すように、誘電体で構成された板状のエミッタ部（エミッタとなる物質）12と、該エミッタ部12の第1の面（例えば上面）に形成された第1の電極（例えば上部電極）14と、エミッタ部12の第2の面（例えば下面）に形成された第2の電極（例えば下部電極）16と、上部電極14と下部電極16との間に、駆動電圧Vaを印加するパルス発生源18とを有する。

上部電極14は、エミッタ部12が露出される複数の貫通部20を有する。特に、エミッタ部12の表面は、誘電体の粒界による凹凸22が形成されており、

上部電極 1 4 の貫通部 2 0 は、前記誘電体の粒界における凹部 2 4 に対応した部分に形成されている。図 1 の例では、1 つの凹部 2 4 に対応して1 つの貫通部 2 0 が形成される場合を示しているが、複数の凹部 2 4 に対応して1 つの貫通部 2 0 が形成される場合もある。エミッタ部 1 2 を構成する誘電体の粒径は、0. 1 5 μm ~1 0 μm が好ましく、更に好ましくは2 μm ~7 μm である。図 1 の例では、誘電体の粒径を3 μm としている。

更に、この電子放出素子 1 0 A では、図 2 に示すように、上部電極 1 4 のうち、貫通部 2 0 の周部 2 6 におけるエミッタ部 1 2 と対向する面 2 6 a が、エミッタ部 1 2 から離間している。つまり、上部電極 1 4 のうち、貫通部 2 0 の周部 2 10 6 におけるエミッタ部 1 2 と対向する面 2 6 a とエミッタ部 1 2 との間にギャップ 2 8 が形成され、上部電極 1 4 における貫通部 2 0 の周部 2 6 が底状（フランジ状）に形成された形となっている。従って、以下の説明では、「上部電極 1 4 の貫通部 2 0 の周部 2 6 」を「上部電極 1 4 の底部 2 6 」と記す。なお、図 1、図 2、図 5、図 7、図 8~図 10、図 15 の例では、誘電体の粒界の凹凸 2 2 の 15 凸部 3 0 の断面を代表的に半円状で示してあるが、この形状に限るものではない。

また、この電子放出素子 1 0 A では、上部電極 1 4 の厚み t を、0. 0 1 μm $\leq t \leq 1 0 \mu\text{m}$ とし、エミッタ部 1 2 の上面、即ち、誘電体の粒界における凸部 3 0 の表面（凹部 2 4 の内壁面でもある）と、上部電極 1 4 の底部 2 6 の下面 2 6 a とのなす角の最大角度 θ を、 $1^\circ \leq \theta \leq 60^\circ$ としている。また、エミッタ部 1 2 の誘電体の粒界における凸部 3 0 の表面（凹部 2 4 の内壁面）と、上部電極 1 4 の底部 2 6 の下面 2 6 a との間の鉛直方向に沿った最大間隔 d を、 $0 \mu\text{m} < d \leq 1 0 \mu\text{m}$ としている。

更に、この電子放出素子 1 0 A では、貫通部 2 0 の形状、特に、図 3 に示すように、上面から見た形状は孔 3 2 の形状であって、例えば円形、楕円形、トランク状のように、曲線部分を含むものや、四角形や三角形のように多角形状のものがある。図 3 の例では、孔 3 2 の形状として円形の場合を示している。

この場合、孔 3 2 の平均径は、0. 1 μm 以上、1 0 μm 以下としている。この平均径は、孔 3 2 の中心を通るそれぞれ異なる複数の線分の長さの平均を示す

ここで、各構成部材の材料等について説明する。エミッタ部12を構成する誘電体は、好適には、比誘電率が比較的高い、例えば1000以上の誘電体を採用することができる。このような誘電体としては、チタン酸バリウムの他に、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンスズ酸鉛、チタン酸鉛、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等、又はこれらの任意の組み合わせを含有するセラミックスや、主成分がこれらの化合物を50重量%以上含有するものや、前記セラミックスに対して更にランタン、カルシウム、ストロンチウム、セリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物、もしくはこれらのいずれかの組み合わせ、又は他の化合物を適切に添加したもの等を挙げることができる。

例えば、マグネシウムニオブ酸鉛(PMN)とチタン酸鉛(PT)の2成分系nPMN-mPT(n、mをモル数比とする)においては、PMNのモル数比を大きくすると、キュリ一点が下げられて、室温での比誘電率を大きくすることができる。

特に、n=0.85~1.0、m=1.0-nでは比誘電率3000以上となり好ましい。例えば、n=0.91、m=0.09では室温の比誘電率1500が得られ、n=0.95、m=0.05では室温の比誘電率20000が得られる。

次に、マグネシウムニオブ酸鉛(PMN)、チタン酸鉛(PT)、ジルコン酸鉛(PZ)の3成分系では、PMNのモル数比を大きくする他に、正方晶と擬立方晶又は正方晶と菱面体晶のモルフォトロピック相境界(MPB:Morphotropic Phase Boundary)付近の組成とすることが比誘電率を大きくするのに好ましい。

例えば、PMN:PT:PZ=0.375:0.375:0.25にて比誘電率5500、PMN:PT:PZ=0.5:0.375:0.125にて比誘電率4500となり、特に好ましい。さらに、絶縁性が確保できる範囲内でこれらの誘電体に白金のような金属を混入して、誘電率を向上させるのが好ましい。この場合、例えば、誘電体に白金を重量比で20%混入させるとよい。

また、エミッタ部12は、上述したように、圧電／電極層や反強誘電体層等を用いることができるが、エミッタ部12として圧電／電極層を用いる場合、該圧電／電極層としては、例えば、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンスズ酸鉛、チタン酸鉛、チタン酸バリウム、マグネシウムタンクスチタン酸鉛、コバルトニオブ酸鉛等、又はこれらのいずれかの組み合わせを含有するセラミックスが挙げられる。

主成分がこれらの化合物を50重量%以上含有するものであってもよいことはいうまでもない。また、前記セラミックスのうち、ジルコン酸鉛を含有するセラミックスは、エミッタ部12を構成する圧電／電極層の構成材料として最も使用頻度が高い。

また、圧電／電極層をセラミックスにて構成する場合、前記セラミックスに、さらに、ランタン、カルシウム、ストロンチウム、モリブデン、タンクスチタン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物、もしくはこれらのいずれかの組み合わせ、又は他の化合物を、適宜、添加したセラミックスを用いてもよい。また、前記セラミックスに SiO_2 、 CeO_2 、 $Pb_5Ge_3O_{11}$ もしくはこれらのいずれかの組み合わせを添加したセラミックスを用いてもよい。具体的には、PT-PZ-PMN系圧電材料に SiO_2 を0.2wt%もしくは CeO_2 を0.1wt%もしくは $Pb_5Ge_3O_{11}$ を1~2wt%添加した材料が好ましい。

例えば、マグネシウムニオブ酸鉛とジルコン酸鉛及びチタン酸鉛とからなる成分を主成分とし、さらにランタンやストロンチウムを含有するセラミックスを用いることが好ましい。

圧電／電極層は、緻密であっても、多孔質であってもよく、多孔質の場合、その気孔率は40%以下であることが好ましい。

エミッタ部12として反強誘電体層を用いる場合、該反強誘電体層としては、ジルコン酸鉛を主成分とするもの、ジルコン酸鉛とスズ酸鉛とからなる成分を主成分とするもの、さらにはジルコン酸鉛に酸化フッタンを添加したもの、ジルコン酸鉛とスズ酸鉛とからなる成分に対してジルコン酸鉛やニオブ酸鉛を添加した

ものが望ましい。

また、この反強誘電体層は、多孔質であってもよく、多孔質の場合、その気孔率は30%以下であることが望ましい。

さらに、エミッタ部12にタンタル酸ビスマス酸ストロンチウム ($SrBi_2Ta_2O_9$) を用いた場合、分極反転疲労が小さく好ましい。このような分極反転疲労が小さい材料は、層状強誘電体化合物で、 $(BiO_2)^{2-}(A_{m-1}B_mO_{3m+1})^{2-}$ という一般式で表される。ここで、金属Aのイオンは、 Ca^{2+} 、 Sr^{2+} 、 Ba^{2+} 、 Pb^{2+} 、 Bi^{3+} 、 La^{3+} 等であり、金属Bのイオンは、 Ti^{4+} 、 Ta^{5+} 、 Nb^{5+} 等である。

また、圧電/電歪/反強誘電体セラミックスに、例えば鉛ホウケイ酸ガラス等のガラス成分や、他の低融点化合物（例えば酸化ビスマス等）を混ぜることによって、焼成温度を下げることができる。

また、圧電/電歪/反強誘電体セラミックスで構成する場合、その形状はシート状の成形体、シート状の積層体、あるいは、これらを他の支持用基板に積層又は接着したものであってもよい。

また、エミッタ部12に非鉛系の材料を使用する等により、エミッタ部12を融点もしくは蒸散温度の高い材料とすることで、電子もしくはイオンの衝突に対し損傷しにくくなる。

上部電極14は、焼成後に薄い膜が得られる有機金属ペーストが用いられる。例えば白金レジネートペースト等の材料を用いることが好ましい。また、分極反転疲労を抑制する酸化物電極、例えば、酸化ルテニウム (RuO_2)、酸化イリジウム (IrO_2)、ルテニウム酸ストロンチウム ($SrRuO_3$)、 $La_{1-x}Sr_xCoO_3$ (例えば $x=0.3$ や 0.5)、 $La_{1-x}Ca_xMnO_3$ (例えば $x=0.2$)、 $La_{1-x}Ca_xMn_{1-y}Co_yO_3$ (例えば $x=0.2$ 、 $y=0.05$)、もしくはこれらを例えば白金レジネートペーストに混ぜたものが好ましい。

上部電極14は、上記材料を用いて、スクリーン印刷、スプレー、コーティング、ディッピング、塗布、電気泳動法等の各種の厚膜形成法や、スパッタリング法、イオンビーム法、真空蒸着法、イオンプレーナリング法、化学気相成長法（

CVD)、めっき等の各種の薄膜形成法による通常の膜形成法に従って形成することができ、好適には、前者の厚膜形成法によって形成するとよい。

一方、下部電極16は、白金、モリブデン、タンクスチタン等によって構成される。また、高温酸化雰囲気に対して耐性を有する導体、例えば金属単体、合金、
5 絶縁性セラミックスと金属単体との混合物、絶縁性セラミックスと合金との混合物等によって構成され、好適には、白金、イリジウム、パラジウム、ロジウム、モリブデン等の高融点貴金属や、銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とするものや、白金とセラミック材料とのサーメット材料によって構成される。さらに好適には、白金のみ又は白金系の合金を主成分とする材
10 料によって構成される。

また、下部電極16として、カーボン、グラファイト系の材料を用いてもよい。なお、電極材料中に添加されるセラミック材料の割合は、5～30体積%程度が好適である。もちろん、上述した上部電極と同様の材料を用いるようにしてもよい。

15 下部電極16は、好適には上記厚膜形成法によって形成する。下部電極16の厚さは、20μm以下であるとよく、好適には5μm以下であるとよい。

エミッタ部12、上部電極14及び下部電極16をそれぞれ形成するたびに熱処理（焼成処理）することで、一体構造にすることができる。

エミッタ部12、上部電極14及び下部電極16を一体化させるための焼成処理に係る温度としては、500～1400℃の範囲、好適には、1000～1400℃の範囲とするとよい。さらに、膜状のエミッタ部12を熱処理する場合、高温時にエミッタ部12の組成が不安定にならないように、エミッタ部12の蒸発源と共に雰囲気制御を行いながら焼成処理を行うことが好ましい。

25 焼成処理を行うことで、特に、上部電極14となる膜が例えば厚み10μmから厚み0.1μmに収縮すると同時に複数の孔等が形成されていき、結果的に、図1に示すように、上部電極14に複数の貫通部20が形成され、貫通部20の周部26が底状に形成された構成となる。もちろん、上部電極14となる膜に対して事前（焼成前）にエッティング（ウェットエッティング、ドライエッティング）やリフトオフ等によってパターンニングを施した後、焼成するようにしてもよい。こ

の場合、後述するように、貫通部 20 として切欠き形状やスリット形状を容易に形成することができる。

なお、エミッタ部 12 を適切な部材によって被覆し、該エミッタ部 12 の表面が焼成雰囲気に直接露出しないようにして焼成する方法を採用してもよい。

5 次に、電子放出素子 10A の電子放出原理について説明する。先ず、上部電極 14 と下部電極 16 との間に駆動電圧 V_a が印加される。この駆動電圧 V_a は、例えば、パルス電圧あるいは交流電圧のように、時間の経過に伴って、基準電圧（例えば 0V）よりも高い又は低い電圧レベルから基準電圧よりも低い又は高い電圧レベルに急激に変化する電圧として定義される。

10 また、エミッタ部 12 の上面と上部電極 14 と該電子放出素子 10A の周囲の媒質（例えば、真空）との接触箇所においてトリプルジャンクションが形成されている。ここで、トリプルジャンクションとは、上部電極 14 とエミッタ部 12 と真空との接触により形成される電界集中部として定義される。なお、前記トリプルジャンクションには、上部電極 14 とエミッタ部 12 と真空が 1 つのポイントとして存在する 3 重点も含まれる。雰囲気中の真空度は、 $10^2 \sim 10^{-6}$ Pa が好ましく、より好ましくは $10^3 \sim 10^{-6}$ Pa である。

15 電子放出素子 10A では、トリプルジャンクションは、上部電極 14 の底部 26 や上部電極 14 の周縁部に形成されることになる。従って、上部電極 14 と下部電極 16 との間に上述のような駆動電圧 V_a が印加されると、上記したトリプルジャンクションにおいて電界集中が発生する。

20 先ず、第 1 の電子放出方式について図 4 及び図 5 を参照しながら説明する。図 4 の第 1 の出力期間 T_1 において、上部電極 14 に基準電圧（この場合、0V）よりも低い電圧 V_2 が印加され、下部電極 16 に基準電圧よりも高い電圧 V_1 が印加される。この第 1 の出力期間 T_1 では、上記したトリプルジャンクションにおいて電界集中が発生し、例えばエミッタ部 12 のうち、上部電極 14 の貫通部 20 から露出する部分や上部電極 14 の周縁部近傍の部分に電子が蓄積される。このとき、上部電極 14 が電子供給源として機能することになる。

25 次の第 2 の出力期間 T_2 において、駆動電圧 V_a の電圧レベルが急減に変化、即ち、上部電極 14 に基準電圧よりも高い電圧 V_1 が印加され、下部電極 16 に

基準電圧よりも低い電圧 V_2 が印加されると、今度は、上記したトリプルジャンクションにおいて逆方向への電界集中が発生し、図 5 に示すように、エミッタ部 12 のうち、前記電子の蓄積されていた部分から、貫通部 20 を通じて電子が放出される。もちろん、上部電極 14 の外周部近傍からも電子が放出される。

5 次に、第 2 の電子放出方式について説明する。先ず、図 6 の第 1 の出力期間 T_1 において、上部電極 14 に基準電圧よりも高い電圧 V_3 が印加され、下部電極 16 に基準電圧よりも低い電圧 V_4 が印加される。この第 1 の出力期間 T_1 では、電子放出のための準備（例えばエミッタ部 12 の一方への分極等）が行われる。次の第 2 の出力期間 T_2 において、駆動電圧 V_a の電圧レベルが急減に変化 10 、即ち、上部電極 14 に基準電圧よりも低い電圧 V_4 が印加され、下部電極 16 に基準電圧よりも高い電圧 V_3 が印加されると、今度は、上記したトリプルジャンクションにおいて電界集中が発生し、この電界集中によって上部電極 14 から 15 1 次電子が放出され、エミッタ部 12 のうち、貫通部 20 から露出する部分並びに上部電極 14 の外周部近傍に衝突することとなる。これによって、図 7 に示すように、1 次電子が衝突した部分から 2 次電子（1 次電子の反射電子を含む）が放出される。即ち、第 2 の出力期間 T_2 の初期段階において、前記貫通部 20 並びに上部電極 14 の外周部近傍から 2 次電子が放出されることとなる。

そして、この電子放出素子 10Aにおいては、上部電極 14 に複数の貫通部 20 を形成したことから、各貫通部 20 並びに上部電極 14 の外周部近傍から均等 20 に電子が放出され、全体の電子放出特性のばらつきが低減し、電子放出の制御が容易になると共に、電子放出効率が高くなる。

また、電子放出素子 10A では、上部電極 14 の底部 26 とエミッタ部 12 との間にギャップ 28 が形成された形となることから、駆動電圧 V_a を印加した際に、該ギャップ 28 の部分において電界集中が発生し易くなる。これは、電子放出の高効率化につながり、駆動電圧の低電圧化（低い電圧レベルでの電子放出）を実現させることができる。

上述したように、電子放出素子 10A では、上部電極 14 は、貫通部 20 の周部において底部 26 が形成されることから、上述したギャップ 28 の部分での電界集中が大きくなることとも相俟って、上部電極 14 の底部 26 から電子が放出

され易くなる。これは、電子放出の高出力、高効率化につながり、駆動電圧 V_a の低電圧化を実現させることができる。また、上述した第1の電子放出方式（エミッタ部12に蓄積された電子を放出させる方式）や第2の電子放出方式（上部電極14からの1次電子をエミッタ部12に衝突させて2次電子を放出させる方式）のいずれにしても、上部電極14の底部26がゲート電極（制御電極、フォーカス電子レンズ等）として機能するため、放出電子の直進性を向上させることができる。これは、例えば電子放出素子10Aを多数並べて例えば表示装置の電子源として構成した場合に、クロストークを低減する上で有利となる。

このように、電子放出素子10Aにおいては、高い電界集中を容易に発生させることができ、しかも、電子放出箇所を多くすることができ、電子放出について高出力、高効率を図ることができ、低電圧駆動（低消費電力）も可能となる。

特に、電子放出素子10Aでは、エミッタ部12の少なくとも上面は、誘電体の粒界による凹凸22が形成され、上部電極14は、誘電体の粒界における凹部24に対応した部分に貫通部20が形成されるようにしたので、上部電極14の底部26を簡単に実現させることができる。

また、エミッタ部12の上面、即ち、誘電体の粒界における凸部30の表面（凹部24の内壁面）と、上部電極14の底部26の下面26aとのなす角の最大角度θを、 $1^\circ \leq \theta \leq 60^\circ$ とし、エミッタ部12の誘電体の粒界における凸部30の表面（凹部24の内壁面）と、上部電極14の底部26の下面26aとの間の鉛直方向に沿った最大間隔dを、 $0 \mu\text{m} < d \leq 10 \mu\text{m}$ としたので、これらの構成により、ギャップ28の部分での電界集中の度合いをより大きくすることができ、電子放出についての高出力、高効率、並びに駆動電圧の低電圧化を効率よく図ることができる。

また、この電子放出素子10Aでは、貫通部20を孔32の形状としている。図2に示すように、エミッタ部12のうち、上部電極14と下部電極16（図1参照）間に印加される駆動電圧 V_a に応じて分極が反転あるいは変化する部分は、上部電極14が形成されている直下の部分（第1の部分）40と、貫通部20の内周から貫通部20の内方に向かう領域に対応した部分（第2の部分）42であり、特に、第2の部分42は、駆動電圧 V_a のレベルや電界集中の度合いによ

って変化することになる。従って、この電子放出素子10Aでは、孔32の平均径を、0.1μm以上、10μm以下としている。この範囲であれば、貫通部20を通じて放出される電子の放出分布にはらつきがほとんどなくなり、効率よく電子を放出することができる。

5 なお、孔32の平均径が0.1μm未満の場合、電子を蓄積する領域が狭くなり、放出される電子の量が少なくなる。もちろん、孔32を多数設けることも考えられるが、困難性を伴い、製造コストが高くなるという懸念がある。孔32の平均径が10μmを超えると、エミッタ部12の前記貫通部20から露出した部分のうち、電子放出に寄与する部分（第2の部分）42の割合（占有率）が小さくなる、電子の放出効率が低下する。

10 上部電極14の底部26の断面形状としては、図2に示すように、上面及び下面とも水平に延びる形状としてもよいし、図8に示すように、底部26の下面26aがほぼ水平であって、底部26の上端部が上方に盛り上がっていてもよい。また、図9に示すように、底部26の下面26aが、貫通部20の中心に向かう15 に従って徐々に上方に傾斜していてもよいし、図10に示すように、底部26の下面26aが、貫通部20の中心に向かうに従って徐々に下方に傾斜していてもよい。図8の例は、ゲート電極としての機能を高めることができ、図10の例では、ギャップ28の部分が狭くなることから、より電界集中を発生し易くなり、電子放出の高出力、高効率を向上させることができる。

15 また、この電子放出素子10Aにおいては、図11に示すように、電気的な動作において、上部電極14と下部電極16間に、エミッタ部12によるコンデンサC1と、各ギャップ28による複数のコンデンサCaの集合体とが形成された形となる。即ち、各ギャップ28による複数のコンデンサCaは、互いに並列に接続された1つのコンデンサC2として構成され、等価回路的には、集合体によるコンデンサC2にエミッタ部12によるコンデンサC1が直列接続された形となる。

実際には、集合体によるコンデンサC2にエミッタ部12によるコンデンサC1がそのまま直列接続されることはなく、上部電極14への貫通部20の形成個数や全体の形成面積等に応じて、直列接続されるコンデンサ成分が変化する。

ここで、図12に示すように、例えば「ミッタ部12によるコンデンサC1のうち、その25%が集合体によるコンデンサC2と直列接続された場合を想定して、容量計算を行ってみる。先ず、ギャップ28の部分は真空であることから比誘電率は1となる。そして、ギャップ28の最大間隔dを0.1μm、1つのギャップ28の部分の面積S = 1μm × 1μmとし、ギャップ28の数を10, 000個とする。また、エミッタ部12の比誘電率を2000、エミッタ部12の厚みを20μm、上部電極14と下部電極16の対向面積を200μm × 200μmとすると、集合体によるコンデンサC2の容量値は0.885pF、エミッタ部12によるコンデンサC1の容量値は35.4pFとなる。そして、エミッタ部12によるコンデンサC1のうち、集合体によるコンデンサC2と直列接続されている部分を全体の25%としたとき、該直列接続された部分における容量値（集合体によるコンデンサC2の容量値を含めた容量値）は0.805pFであり、残りの容量値は26.6pFとなる。

これら直列接続された部分と残りの部分は並列接続されているから、全体の容量値は、27.5pFとなる。この容量値は、エミッタ部12によるコンデンサC1の容量値35.4pFの78%である。つまり、全体の容量値は、エミッタ部12によるコンデンサC1の容量値よりも小さくなる。

このように、複数のギャップ28によるコンデンサCaの集合体については、ギャップ28によるコンデンサCaの容量値が相対的に小さいものとなり、エミッタ部12によるコンデンサC1との分圧から、印加電圧Vaのはとんどはギャップ28に印加されることになり、各ギャップ28において、電子放出の高出力化が実現される。

また、集合体によるコンデンサC2は、エミッタ部12によるコンデンサC1に直列接続された構造となることから、全体の容量値は、エミッタ部12によるコンデンサC1の容量値よりも小さくなる。このことから、電子放出は高出力であり、全体の消費電力は小さくなるという好ましい特性を得ることができる。

次に、上述した電子放出素子10Aの3つの変形例について図13～図15を参照しながら説明する。

先ず、第1の変形例に係る電子放出素子10Aaは、図13に示すように、貫

通部 20 の形状、特に、上面から見た形状が切欠き 44 の形状である点で異なる。切欠き 44 の形状としては、図 13 に示すように、多数の切欠き 44 が連続して形成されたくし歯状の切欠き 46 が好ましい。この場合、貫通部 20 を通じて放出される電子の放出分布のばらつきを低減し、効率よく電子を放出する上で有利となる。特に、切欠き 44 の平均幅を、0.1 μm 以上、1.0 μm 以下とすることが好ましい。この平均幅は、切欠き 44 の中心線を直交するそれぞれ異なる複数の線分の長さの平均を示す。

第 2 の変形例に係る電子放出素子 10A b は、図 14 に示すように、貫通部 20 の形状、特に、上面から見た形状がスリット 48 である点で異なる。ここで、スリット 48 とは、長軸方向（長手方向）の長さが短軸方向（短手方向）の長さの 10 倍以上であるものをいう。従って、長軸方向（長手方向）の長さが短軸方向（短手方向）の長さの 10 倍未満のものは孔 32（図 3 参照）の形状として定義することができる。また、スリット 48 としては、複数の孔 32 が連通してつながったものも含まれる。この場合、スリット 48 の平均幅は、0.1 μm 以上、1.0 μm 以下とすることが好ましい。貫通部 20 を通じて放出される電子の放出分布のばらつきを低減し、効率よく電子を放出する上で有利になるからである。この平均幅は、スリット 48 の中心線を直交するそれぞれ異なる複数の線分の長さの平均を示す。

第 3 の変形例に係る電子放出素子 10A c は、図 15 に示すように、エミッタ部 12 の上面のうち、貫通部 20 と対応する部分、例えば誘電体の粒界の凹部 24 にフローティング電極 50 が存在している点で異なる。この場合、フローティング電極 50 も電子供給源となることから、電子の放出段階（上述した第 1 の電子放出方式における第 2 の出力期間 T2（図 4 参照））において、多数の電子を貫通部 20 を通じて外部に放出させることができる。

次に、第 2 の実施の形態に係る電子放出素子 10B について図 16 を参照しながら説明する。

この電子放出素子 10B は、図 16 に示すように、上述した電子放出素子 10A とほぼ同様の構成を有するが、上部電極 14 の構成材料が下部電極 16 と同じである点と、上部電極 14 の厚み t が 1.0 μm よりも厚い点と、貫通部 20 を上

ッチング（ウェットエッチング、ドライエッチング）やリフトオフ、レーザ等を使用して人為的に形成している点で特徴を有する。貫通部20の形状は、上述した電子放出素子10Aと同様に、孔32の形状、切欠き44の形状、スリット48の形状を採用することができる。

5 更に、上部電極14における貫通部20の周部26の下面26aは、貫通部20の中心に向かうに従って徐々に上方に傾斜している。この形状は、例えばリフトオフを使用することで簡単に形成することができる。

10 この電子放出素子10Bにおいても、上述した電子放出素子10Aと同様に、高い電界集中を容易に発生させることができ、しかも、電子放出箇所を多くすることができ、電子放出について高出力、高効率を図ることができ、低電圧駆動（低消費電力）も可能となる。

また、図17に示す第1の変形例に係る電子放出素子10Baのように、エミッタ部12の上面のうち、貫通部20と対応する部分にフローナイリング電極50を存在させてもよい。

15 また、図18に示す第2の変形例に係る電子放出素子10Bbのように、上部電極14として、断面形状がほぼT字状とされた電極を形成するようにしてもよい。

また、図19に示す第3の変形例に係る電子放出素子10Bcのように、上部電極14の形状、特に、上部電極14の貫通部20の周部26が浮き上がった形状としてもよい。これは、上部電極14となる膜材料の中に、焼成工程においてガス化する材料を含ませておけばよい。これにより、焼成工程において、前記材料がガス化し、その跡として、上部電極14に多数の貫通部20が形成されると共に、貫通部20の周部26が浮き上がった形状になる。

25 次に、第3の実施の形態に係る電子放出素子10Cについて図20を参照しながら説明する。

この電子放出素子10Cは、図20に示すように、上述した電子放出素子10Aとほぼ同様の構成を有するが、例えばセラミックスで構成された1つの基板60を有する点と、下部電極16が基板60上に形成され、エミッタ部12が基板60上であって、かつ、下部電極16を覆うように形成され、更に上部電極14

がエミッタ部12上に形成されている点で異なる。

基板60の内部には、各エミッタ部12が形成される部分に対応した位置に、後述する薄肉部を形成するための空所62が設けられている。空所62は、基板60の他端面に設けられた径の小さい貫通孔64を通じて外部と連通されている

5 。

前記基板60のうち、空所62の形成されている部分が薄肉とされ（以下、薄肉部66と記す）、それ以外の部分が厚肉とされて前記薄肉部66を支持する固定部68として機能するようになっている。

つまり、基板60は、最下層である基板層60Aと中間層であるスペーサ層60Bと最上層である薄板層60Cの積層体であって、スペーサ層60Bのうち、エミッタ部12に対応する箇所に空所62が形成された一体構造体として把握することができる。基板層60Aは、補強用基板として機能するほか、配線用の基板としても機能するようになっている。なお、前記基板60は、基板層60A、スペーサ層60B及び薄板層60Cの一体焼成で形成してもよいし、これら層60A～60Cを接着して形成するようにしてもよい。

薄肉部66は、高耐熱性材料であることが好ましい。その理由は、エミッタ部12を有機接着剤等の耐熱性に劣る材料を用いずに、固定部68によって直接薄肉部66を支持させる構造とする場合、少なくともエミッタ部12の形成時に、薄肉部66が変質しないようにするため、薄肉部66は、高耐熱性材料であることが好ましい。

また、薄肉部66は、基板60上に形成される上部電極14に通じる配線と下部電極16に通じる配線との電気的な分離を行うために、電気絶縁材料であることが好ましい。

従って、薄肉部66の材料としては、高耐熱性の金属あるいはその金属表面をガラス等のセラミック材料で被覆したホーロウ等の材料であってもよいが、セラミックスが最適である。

薄肉部116を構成するセラミックスとしては、例えば、安定化された酸化シリコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガフス、これらの混合物等を使用するこ

とができる。その中でも、酸化アルミニウム及び安定化された酸化ジルコニウムが、強度及び剛性の観点から好ましい。安定化された酸化ジルコニウムは、機械的強度が比較的高いこと、韌性が比較的高いこと、上部電極 14 及び下部電極 16 との化学反応が比較的小ないこと等の観点から特に好適である。なお、安定化された酸化ジルコニウムとは、安定化酸化ジルコニウム及び部分安定化酸化ジルコニウムを包含する。安定化された酸化ジルコニウムでは、立方晶等の結晶構造をとるため、相転移が生じない。

一方、酸化ジルコニウムは、1000 ̊前後で单斜晶と正方晶との間を相転移し、このような相転移の際にクラックが発生するおそれがある。安定化された酸化ジルコニウムは、酸化カルシウム、酸化マグネシウム、酸化イットリウム、酸化スカンジウム、酸化イッテルビウム、酸化セリウム、希土類金属の酸化物等の安定剤を、1~30 モル% 含有する。なお、基板 60 の機械的強度を向上させるために、安定化剤が酸化イットリウムを含有すると好適である。この場合、酸化イットリウムを、好適には 1.5~6 モル%、さらに好適には 2~4 モル% 含有し、さらに 0.1~5 モル% の酸化アルミニウムを含有することが好ましい。

また、結晶相を、立方晶 + 单斜晶の混合相、正方晶 + 单斜晶の混合相、立方晶 + 正方晶 + 单斜晶の混合相等とすることができますが、その中でも、主たる結晶相を、正方晶又は正方晶 + 立方晶の混合相としたものが、強度、韌性及び耐久性の観点から最適である。

20 基板 60 をセラミックスから構成した場合、比較的多数の結晶粒が基板 60 を構成するが、基板 60 の機械的強度を向上させるためには、結晶粒の平均粒径を、好適には 0.05~2 μm とし、さらに好適には 0.1~1 μm とするとよい。

一方、固定部 68 は、セラミックスからなることが好ましいが、薄肉部 66 の材料と同一のセラミックスでもよいし、異なっていてもよい。固定部 68 を構成するセラミックスとしては、薄肉部 66 の材料と同様に、例えば、安定化された酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガラス、これらの混合物等を用いることができる。

特に、この電子放出素子 10C で用いられる基板 60 は、酸化ジルコニウムを

主成分とする材料、酸化アルミニウムを主成分とする材料、又はこれらの混合物を主成分とする材料等が好適に採用される。その中でも、酸化ジルコニウムを主成分としたものが更に好ましい。

なお、焼結助剤として粘土等を加えることもあるが、酸化珪素、酸化ホウ素等のガラス化し易いものが過剰に含まれないように、助剤成分を調節する必要がある。なぜなら、これらのガラス化し易い材料は、基板60とエミッタ部12とを接合させる上で有利ではあるものの、基板60とエミッタ部12との反応を促進し、所定のエミッタ部12の組成を維持することが困難となり、その結果、素子特性を低下させる原因となるからである。

10 即ち、基板60中の酸化珪素等は重量比で3%以下、更に好ましくは1%以下となるように制限することが好ましい。ここで、主成分とは、重量比で50%以上の割合で存在する成分をいう。

また、前記薄肉部66の厚みとエミッタ部12の厚みは、同次元の厚みであることが好ましい。なぜなら、薄肉部66の厚みが極端にエミッタ部12の厚みより厚くなると（1桁以上異なると）、エミッタ部12の焼成収縮に対して、薄肉部66がその収縮を妨げるよう働くため、エミッタ部12と基板60との界面での応力が大きくなり、はがれ易くなる。反対に、厚みの次元が同程度であれば、エミッタ部12の焼成収縮に基板60（薄肉部66）が追従し易くなるため、一体化には好適である。具体的には、薄肉部66の厚みは、1~100μmであることが好ましく、3~50μmが更に好ましく、5~20μmがより一層好ましい。一方、エミッタ部12は、その厚みとして5~100μmが好ましく、5~50μmが更に好ましく、5~30μmがより一層好ましい。

そして、基板60上にエミッタ部12を形成する方法としては、スクリーン印刷法、ディッピング法、塗布法、電気泳動法等の各種厚膜形成法や、イオンビーム法、スペッタリング法、真空蒸着法、イオンプレーティング法、化学気相成長法（CVD）、めっき等の各種薄膜形成法を用いることができる。

また、電子放出素子10Cの焼成処理としては、基板60上に下部電極16となる材料、エミッタ部12となる材料及び上部電極14となる材料を順次積層してから一体構造として焼成するようにしてよいし、下部電極16、エミッタ部

12、上部電極11をそれぞれ形成するたびに熱処理（焼成処理）して基板60と一体構造にするようにしてもよい。なお、上部電極14及び下部電極16の形成方法によっては、一体化のための熱処理（焼成処理）を必要としない場合もある。

5 基板60と、エミッタ部12、上部電極14及び下部電極16とを一体化させるための焼成処理に係る温度としては、500～1400℃の範囲、好適には、1000～1400℃の範囲とするとよい。さらに、膜状のエミッタ部12を熱処理する場合、高温時にエミッタ部12の組成が不安定にならないように、エミッタ部12の蒸発源と共に雰囲気制御を行いながら焼成処理を行うことが好ましい。

10 また、エミッタ部12を適切な部材によって被覆し、エミッタ部12の表面が焼成雰囲気に直接露出しないようにして焼成する方法を採用してもよい。この場合、被覆部材としては、基板60と同様の材料を用いることが好ましい。

15 この電子放出素子10Cにおいては、焼成時においてエミッタ部12が収縮することになるが、この収縮時に発生する応力が空所62の変形等を通じて開放されることから、エミッタ部12を十分に緻密化させることができる。エミッタ部12の緻密化が向上することにより、耐電圧が向上すると共に、エミッタ部12での分極反転並びに分極変化が効率よく行われることになり、電子放出素子10Cとしての特性が向上することになる。

20 上述した電子放出素子10Cでは、基板60として3層構造の基板を用いたが、その他、図21の変形例に係る電子放出素子10Caに示すように、最下層の基板層60Aを省略した2層構造の基板60aを用いてもよい。

なお、本発明に係る電子放出素子は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を探り得ることはもちろんである。

請求の範囲：

1. 誘電体で構成されたエミッタとなる物質と、電子放出のための駆動電圧が印加される第1の電極及び第2の電極とを有し、
5 前記第1の電極は、前記エミッタとなる物質の第1の面に形成され、
前記第2の電極は、前記エミッタとなる物質の第2の面に形成され、
少なくとも前記第1の電極は、前記エミッタとなる物質が露出される複数の貫通部を有し、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面が、前記エミッタとなる物質から離間していることを特徴
10 とする電子放出素子。
2. 請求項1記載の電子放出素子において、
前記エミッタとなる物質の少なくとも前記第1の面は、誘電体の粒界による凹凸が形成され、
15 前記第1の電極は、前記誘電体の粒界における凹部に対応した部分に前記貫通部が形成されていることを特徴とする電子放出素子。
3. 請求項1記載の電子放出素子において、
前記エミッタとなる物質の前記第1の面と、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面とのなす角の最大角度θ
20 が、 $1^\circ \leq \theta \leq 60^\circ$ であることを特徴とする電子放出素子。
4. 請求項1記載の電子放出素子において、
前記エミッタとなる物質の前記第1の面と、前記第1の電極のうち、前記貫通部の周部における前記エミッタとなる物質と対向する面との間の鉛直方向に沿った最大間隔dが、 $0 \mu\text{m} < d \leq 10 \mu\text{m}$ であることを特徴とする電子放出素子。
5. 請求項1記載の電子放出素子において、
前記エミッタとなる物質の前記第1の面のうち、前記貫通部と対応する部分に

フローティング電極が存在していることを特徴とする電子放出素子。

6. 請求項1記載の電子放出素子において、

前記貫通部は、孔であることを特徴とする電子放出素子。

5

7. 請求項6記載の電子放出素子において、

前記孔の平均径が、0.1 μm 以上、10 μm 以下であることを特徴とする電子放出素子。

10

8. 請求項1記載の電子放出素子において、

前記貫通部は、切欠きであることを特徴とする電子放出素子。

9. 請求項8記載の電子放出素子において、

前記貫通部は、くし歯状の切欠きであることを特徴とする電子放出素子。

15

10. 請求項8記載の電子放出素子において、

前記切欠きの平均幅が、0.1 μm 以上、10 μm 以下であることを特徴とする電子放出素子。

20

11. 請求項1記載の電子放出素子において、

前記貫通部は、任意の形状のスリットであることを特徴とする電子放出素子。

12. 請求項11記載の電子放出素子において、

前記スリットの平均幅が、0.1 μm 以上、10 μm 以下であることを特徴と

25 する電子放出素子。

13. 誘電体で構成されたエミッタとなる物質と、

前記エミッタとなる物質の第1の面に接するように形成された第1の電極と、

前記エミッタとなる物質の第2の面に接するように形成された第2の電極とを

有し、

少なくとも前記第1の電極は、前記エミッタとなる物質が露出される複数の貫通部を有し、

電気的な動作において、前記第1の電極と前記第2の電極間に、

5 前記エミッタとなる物質によるコンデンサと、

前記第1の電極に形成された前記複数の貫通部によって前記第1の電極と前記エミッタとなる物質との間に構成される複数のコンデンサの集合体とが形成されることを特徴とする電子放出素子。

要 約

電子放出素子は、誘電体で構成されたエミッタ部と、電子放出のための駆動電圧が印加される上部電極及び下部電極とを有し、上部電極は、エミッタ部の上面に形成され、下部電極は、エミッタ部の下面に形成され、上部電極は、エミッタ部が露出される複数の貫通部を有し、上部電極のうち、貫通部の周部におけるエミッタ部と対向する面が、エミッタ部から離間している。